

# MICROINVERSOR PARA GERAÇÃO DISTRIBUÍDA INCLUINDO SISTEMA DE SINCRONISMO BASEADO EM PLL

**Henrique Gabriel Cabral** – eng.henrique.cabral@gmail.com

**Bruno Luiz Rodrigues Vigna** - brunolrvigna@gmail.com

**Vanderlei Amaral Vieira Junior** – vanderleiamaral.jr@gmail.com

**Mauricio Saltz Santos** – mauricio.saltz@acad.pucrs.br

**Aline Cristiane Pan** – aline.pan@pucrs.br

**Fernando Soares dos Reis** – f.dosreis@gmail.com

Pontifícia Universidade Católica do Rio Grande do Sul, Faculdade de Engenharia

**Resumo.** A conexão de sistemas de geração distribuída à rede elétrica impõe muitos desafios. Um deles é a realização do sincronismo entre a tensão de saída dos microinversores, e a tensão da rede elétrica. Neste sentido, este trabalho propõe o uso de um algoritmo PLL para estabelecer o sincronismo entre ambas tensões. Assim, este artigo endereça o desenvolvimento de um microinversor, ou inversor módulo integrado, baseado no conversor *Ćuk*, operando no MCD. Este microinversor será dotado de um algoritmo PLL em seu sistema de controle, com o objetivo de estabelecer o sincronismo entre a sua tensão de saída e a da rede elétrica. O microinversor em questão é composto por três estágios, associados em cascata: um painel PV, um conversor estático; e um inversor de corrente em ponte completa. O conversor *Ćuk* tem por objetivo a adequação dos níveis de tensão e corrente, e a síntese, em sua saída, de uma forma de onda de corrente senoidal, em valor absoluto, pois se trata de um conversor c.c.-c.c. Assim, neste arranjo, o inversor é responsável por inverter, a cada 180°, a corrente em sua entrada, de modo a obter-se uma forma de onda senoidal em sua saída.

**Palavras-chave:** Microinversor, PLL, Microgeração

## 1. INTRODUÇÃO

A resolução normativa N° 482, de 17 de abril de 2012 (ANEEL, 2012) abre caminho para o desenvolvimento e a implantação de sistemas de microgeração distribuída ( $\mu$ GD) no país. Desta forma, a geração de energia elétrica deixa de estar centralizada em grandes usinas, para ser gerada próxima ao ponto de consumo. Essa nova configuração de geração distribuída pode ser implementada, por exemplo, através da instalação de sistemas fotovoltaicos em telhados.

Dentro desse paradigma, sistemas fotovoltaicos (PV) passam a assumir grande importância em sistemas de  $\mu$ GD, uma vez que zonas densamente povoadas podem gerar grandes quantidades de energia elétrica. A  $\mu$ GD é vantajosa do ponto de vista econômico e técnico para ambos atores. Pois, as empresas de geração de energia tem a sua crescente demanda de expansão do sistema aplacada, em função da implantação dos sistemas de  $\mu$ GD, pelos outrora, simples consumidores, e agora produtores de energia elétrica (Murphy, 2013).

Visando contribuir neste processo, este trabalho propõem o desenvolvimento de um microinversor, ou inversor módulo integrado, que possua um sistema de sincronismo entre sua tensão de saída e a tensão da rede elétrica. Assim, desenvolver-se-á um sistema completamente operacional, que será capaz de injetar na rede elétrica a energia gerada por sistemas PV, fornecendo, assim, uma solução simples, modular e de baixo custo para a realização da  $\mu$ GD.

Para alcançar o objetivo proposto, será utilizado um conversor *Ćuk*, operando no modo de condução descontínua (MCD), com o intuito de sintetizar uma forma de onda de corrente senoidal, em valor absoluto, em sua saída. A obtenção da requerida forma de onda senoidal na saída do microinversor, é obtida através da conexão em cascata, ao conversor estático, de um inversor de corrente (do inglês, *current source inverter* – CSI) em ponte completa, operando em baixa frequência. Tendo em vista que, apenas o conversor *Ćuk* opera em alta frequência (20 kHz, no presente estudo de caso), as perdas de comutação no microinversor proposto, o qual é apresentado na Fig. 1, serão significativas apenas na chave *S* e no diodo *D* deste conversor.

A conexão de sistemas de  $\mu$ GD ao sistema elétrico supõe a necessidade de uma série de sistemas de supervisão e proteção, dentre eles se destacam os seguintes sistemas: a) rastreamento do ponto de máxima potência (do inglês, *maximum power point tracking* – MPPT); b) detecção da operação ilhada (do inglês, *anti-islanding detection systems* – AI); c) sistemas de sincronismo, os quais são implementados, geralmente, por sistemas de malha de captura de fase (do inglês, *phase locked loop* – PLL). Esse trabalho, tem seu foco voltado para os sistemas PLL, os quais são empregados, para garantir que a tensão de saída do microinversor, esteja em fase, com a tensão da rede elétrica da concessionária, no ponto de acoplamento comum (PCC) (Tamyurek e Kirimer, 2015).

A função do algoritmo PLL, no contexto do microinversor, é a geração de um sinal de referência senoidal, com a defasagem apropriada, de modo a compensar o deslocamento de fase introduzido pelos elementos reativos do

microinversor. Para tanto, o algoritmo PLL detecta a diferença de fase, entre a tensão de saída do microinversor, e a tensão no PCC, e faz o deslocamento do sinal de referência do conversor  $\hat{C}uk$ , até que ambos os sinais estejam em fase.

Nas seções seguintes, será apresentada uma breve metodologia de dimensionamento do conversor  $\hat{C}uk$ , com base na abordagem quase-estática (Kocher e Steigerwald, 1983), bem como um estudo de caso real. O algoritmo PLL proposto é validado via simulação digital, e por meio de, ensaios realizados em um protótipo de laboratório do microinversor proposto, sendo os resultados obtidos apresentados e discutidos na sequência deste trabalho.

## 2. OPERAÇÃO DO MICROINVERSOR

Os conversores estáticos da família Flyback (Flyback, Redutor-Elevador, SEPIC,  $\hat{C}uk$  e Zeta) (Lamar et al. 2009) operando no MCD, são amplamente utilizados em implementações de microinversores dedicados a sistemas fotovoltaicos, sendo uma das melhores soluções para aplicações em baixa potência (Zhiliang, Xiao-Fei e Yan-Fei, 2013). Isto se deve a vários fatores, tais como: a) a sua simplicidade topológica, b) baixo custo de implantação, c) simplicidade do projeto da malha de controle, d) capacidade de sintetizar uma onda de tensão/corrente senoidal, através da simples variação do ciclo de trabalho de acordo com uma lei senoidal, como mostrado na Eq. (1). Uma vez que, no MCD, a tensão de saída do conversor  $\hat{C}uk$  é linearmente dependente do ciclo de trabalho ( $d(\omega t)$ ), conforme será demonstrado mais adiante na Eq. (12).

$$d(\omega t) = d_{\max} \sin(\omega t + \phi) \quad (1)$$

onde,  $d_{\max}$  é determinado por meio do algoritmo de MPPT, e  $\phi$  é o valor absoluto do deslocamento de fase introduzido pelo microinversor  $\hat{C}uk$ .

Assim, tendo em vista, as vantagens acima destacadas, e o comportamento de fonte de corrente, tanto do ponto de vista da entrada como da saída do conversor  $\hat{C}uk$ , apontam para o uso deste conversor, operando no MCD, como uma solução satisfatória para a realização de um inversor módulo integrado.

O microinversor proposto neste trabalho pode ser subdividido em três estágios, como pode ser observado na Fig. 1: O primeiro estágio consiste na associação em série de dois módulos PV, Siemens®, modelo SR50 (Tab. 1), resultando em uma potência nominal de 100 W<sub>p</sub>, sob condições de ensaio padrão (do inglês, *Standard Test Conditions – STC*). Este painel é conectado em paralelo com um capacitor de desacoplamento ( $C_{pv}$ ).

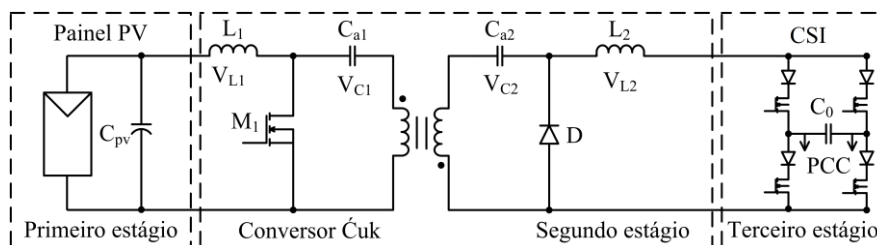


Figura 1 - Diagrama esquemático do microinversor.

O segundo estágio é constituído por um conversor  $\hat{C}uk$ , sendo responsável pelo isolamento galvânico, pela síntese de uma forma de onda de corrente senoidal, em valor absoluto, em sua saída, sincronizada com a tensão no PCC, e pelo casamento de impedâncias entre o módulo PV e a rede elétrica. Portanto, o conversor  $\hat{C}uk$  permite rastrear a máxima potência disponível (MPP) em diferentes condições climáticas (irradiância solar e temperatura do módulo PV). Além disso, considerando todo o microinversor, destaca-se que apenas o conversor  $\hat{C}uk$  opera em alta frequência de comutação ( $f_s$ ), assim, somente os seus interruptores, transistor e diodo, possuem perdas de comutação significativas.

O terceiro e último estágio consiste de um inversor de corrente em ponte completa. Este dispositivo permite a obtenção de uma forma de onda de corrente senoidal, obtida a partir da forma de onda sintetizada pelo conversor  $\hat{C}uk$ . Assim, o inversor em ponte completa opera na frequência da rede, ou seja, 50 Hz ou 60 Hz, portanto, suas perdas de comutação são negligenciáveis, apresentando apenas perdas de condução.

Tabela 1 – Especificações do Módulo PV Siemens® Modelo SR50 em STC

Parâmetros Elétricos do Módulo PV	Valor
Máxima potência $P_{\max}$	50,00 [W <sub>p</sub> ]
Corrente de máxima potência $I_{MPP}$	2,95 [A]
Tensão de máxima potência $V_{MPP}$	17,00 [V]
Corrente de curto-circuito $I_{SC}$	3,20 [A]
Tensão de circuito aberto $V_{OC}$	21,60 [V]

### 3. CRITÉRIO DE DIMENSIONAMENTO PARA CONVERSOR *Ćuk* OPERANDO EM MCD

O conversor *Ćuk* operando no modo de condução descontínua (*MCD*) apresenta três etapas de funcionamento. Na primeira etapa, o interruptor principal está ativo ( $t_{on}$ ), e nas demais etapas permanece desativado ( $t_{off}$ ). O diodo conduz apenas na segunda etapa, quando está polarizado diretamente. O tempo de condução do diodo ( $t_{Don}$ ) é função do tempo de condução do interruptor principal ( $t_{on}$ ) e do ganho estático de tensão (relação entre a tensão de saída e a de entrada) do conversor *Ćuk*. O diagrama esquemático do conversor *Ćuk* refletido ao primário do transformador é apresentado na Fig. 2, considerando uma relação de transformação unitária. Tendo em vista, que as variações, nas grandezas que são função da frequência da rede, são muito lentas em relação a frequência de comutação ( $f_s$ ) do conversor, estas, para todos os efeitos, são consideradas constantes, ao longo de um período de comutação de alta frequência ( $T_s$ ), conforme estabelece a abordagem quase-estática (Kocher e Steigerwald, 1983). Assim, as correntes nos indutores  $L_1$ ,  $L_2$ , a tensão no capacitor de acoplamento  $C_a$ , e a tensão de saída do microinversor são consideradas constantes ao longo de um período de alta frequência ( $T_s$ ).

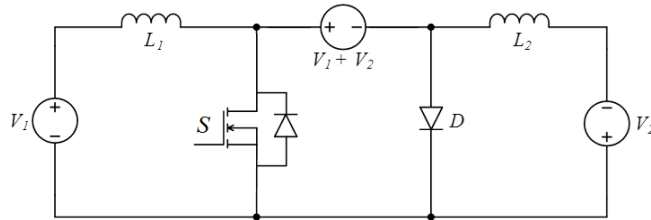


Figura 2 - Conversor *Ćuk* refletido ao primário.

#### 3.1 Primeira Etapa de Operação ( $0 < t < t_{on}$ )

O circuito equivalente para a primeira etapa de operação do conversor *Ćuk* é mostrado na Fig. 3, onde o interruptor  $S$  está ativo e o diodo  $D$  desativado.

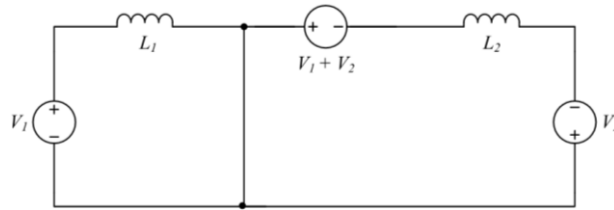


Figura 3 - Circuito equivalente da primeira etapa de operação do conversor *Ćuk*, enquanto o interruptor está ativo.

Como tal, as correntes de entrada e saída na primeira etapa são definidas pela Eq. (2), e pela Eq. (3).

$$i_{L1}(t) = \frac{V_1}{L_1}t + I_{min} \quad (2)$$

$$i_{L2}(t) = \frac{V_1}{L_2}t - I_{min} \quad (3)$$

Quando  $t = t_{on}$ , a primeira etapa se encerra, iniciando-se a segunda etapa de operação.

#### 3.2 Segunda Etapa de Operação ( $t_{on} < t < t_{on} + t_{Don}$ )

A segunda etapa de funcionamento do conversor *Ćuk* tem início com a abertura do interruptor  $S$ , e a consequente polarização do diodo  $D$ , que entra em condução neste instante. O circuito equivalente mostrado na Fig. 4 representa esta etapa de operação.

No instante  $t = t_{on}$ , as correntes  $i_{L1}$  e  $i_{L2}$  atingem seus valores máximos, os quais podem ser determinados por meio da Eq. (4) e da Eq. (5). Destarte, seus valores instantâneos podem ser definidos conforme se apresenta na Eq. (6) e na Eq. (7), respectivamente.

$$I_{L1max} = \frac{V_1}{L_1}t_{on} + I_{min} \quad (4)$$

$$I_{L2max} = \frac{V_1}{L_2} t_{on} - I_{min} \quad (5)$$

$$i_{L1}(t) = I_{L1max} - \frac{V_2}{L_1} t \quad (6)$$

$$i_{L2}(t) = I_{L2max} - \frac{V_2}{L_2} t \quad (7)$$

Esta etapa é finalizada com o desligamento do diodo  $D$  ( $t = t_{Don}$ ). Isto ocorre quando as correntes  $i_{L1}$  e  $i_{L2}$  se igualam em valor absoluto, ao atingir seus valores mínimos ( $I_{min}$  para  $i_{L1}$  e  $-I_{min}$  para  $i_{L2}$ ). Assim, resultando em,

$$t_{Don} = \frac{V_1 t_{on}}{V_2}. \quad (8)$$

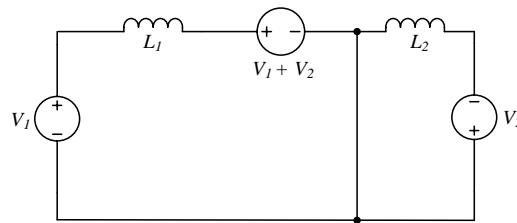


Figura 4 - Circuito equivalente da segunda etapa de operação do conversor  $\acute{C}uk$ .

### 3.3 Terceira Etapa de Operação ( $t_{on} + t_{Don} < t < T_s$ )

A terceira etapa de funcionamento do conversor, inicia-se quando as correntes  $i_{L1}$  e  $i_{L2}$  atingem seus valores mínimos. Nesse momento, ambas as correntes começam a circular em roda livre, resultando no bloqueio do diodo  $D$ , conforme se ilustra na Fig 5.

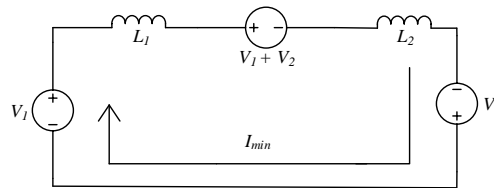


Figura 5 - Terceira etapa de operação do conversor  $\acute{C}uk$ , quando o interruptor  $S$  e o diodo  $D$  encontram-se bloqueados.

As correntes de entrada e saída permanecem em seus valores mínimos ( $i_{L1} = I_{min}$  e  $i_{L2} = -I_{min}$ ), enquanto o conversor permanece nesta etapa, isto é, até que o interruptor  $S$  seja acionado novamente.

O valor mínimo das correntes nos indutores ( $I_{min}$ ) pode ser determinado através do uso do princípio do balanço de energia, considerando o conversor livre de perdas. Consequentemente, a potência de entrada deve ser igual à potência de saída, tal como a Eq. (9) descreve. Assim, o valor mínimo das correntes nos indutores, pode ser determinado a partir da Eq. (10).

$$V_1 \overline{I_{L1}} = V_2 \overline{I_{L2}} \quad (9)$$

$$I_{min} = \frac{d^2}{f_s} \left[ \frac{V_1^2 L_2 - V_1 V_2 L_1}{2 L_1 L_2 V_2} \right] \quad (10)$$

onde ( $\overline{I_{L1}}$ ) e ( $\overline{I_{L2}}$ ) são os valores médios de corrente nos indutores em um período de comutação ( $T_s$ ),  $f_s$  é a frequência de comutação,  $d$  é o ciclo de trabalho, sendo:

$$d = \frac{t_{on}}{T_s}. \quad (11)$$

Por outro lado, a tensão de saída do conversor pode ser obtida a partir do produto do valor médio da corrente em  $i_{L2}$  ( $\overline{I_{L2}}$ ) pela resistência de carga ( $R$ ), representada na Eq. (12). Assim, a partir da Eq. (12), é fácil concluir que, se  $K$  for constante, a forma de onda da tensão de saída do conversor, só dependerá do padrão de variação do ciclo de trabalho ( $d(\omega t)$ ), validando assim, a Eq. (**Error! Reference source not found.**), já que a tensão de saída do microinversor ( $V_2$ ) deve ser uma onda senoidal.

$$V_2 = \frac{V_1}{\sqrt{K}} d(\omega t) \quad (12)$$

onde,

$$L_{eq} = \frac{L_1 L_2}{L_1 + L_2}; \quad K = \frac{2L_{eq}}{T_s R}.$$

### 3.4 Método de Projeto e Especificações do Microinversor

A fim de garantir a operação do conversor  $\acute{C}uk$  no MCD para qualquer valor do ciclo de trabalho, a operação no modo de condução crítico deve ser garantida para o pior caso. No modo de condução crítica, as equações do ganho estático são as mesmas para o modo de condução descontínuo e o Modo de Condução Contínuo (MCC). O ganho estático do conversor em MCC é obtido através do balanço volt-segundo nos indutores, resultando na Eq. (13), uma vez que a tensão média sobre os indutores deve ser nula. Assim sendo, a indutância equivalente deve ser tal como descrita pela Eq. (14) para que o conversor opere em MCD.

$$\sqrt{2}V_2 = V_1 \frac{d_{max}}{1 - d_{max}} \quad (13)$$

$$L_{eq} < \frac{V_1^2 V_2^2}{2P f_s (V_1 + \sqrt{2}V_2)^2} \quad (14)$$

onde  $d_{max}$  é o valor máximo do ciclo de trabalho, necessário para que a tensão de saída do microinversor seja igual ao pico da tensão da rede elétrica,  $V_2$  é a tensão rms da rede,  $V_1$  é a tensão do ponto de máxima potência (MPP) do PV, e  $P$  é a potência de saída. Portanto, utilizando-se ambos os indutores com o dobro do valor de  $L_{eq}$  obtido na Eq. (14), pode-se garantir a operação no MCD.

Para esta particular aplicação, a tensão de entrada do microinversor é  $V_1 = 34$  V, considerando-se a tensão do MPP do painel PV ( $V_{MPP}$ ) em condições de ensaio padrão. A tensão da rede monofásica estabelece a tensão de saída  $V_2 = 127$  V<sub>rms</sub>. Utilizando o critério de projeto proposto, considerando  $f_s = 20$  kHz, os valores dos indutores foram determinados, resultando em  $L_1 = L_2 = 360\mu\text{H}$  e  $d_{max} = 0,78$ .

## 4. MÉTODO DE SINCRONISMO COM A REDE

O principal objetivo do desenvolvimento do microinversor é a sua conexão com a rede elétrica. Para isso, a onda da tensão de saída do microinversor deve estar em fase com a onda de tensão da rede elétrica. No entanto, caso não estejam em fase, são gerados grandes picos de corrente, o que acarretará na destruição do microinversor. Para realizar o sincronismo do microinversor com a rede elétrica será utilizado um algoritmo PLL.

Algoritmos PLL realizam a detecção de fase entre dois sinais, efetuando a correção, a fim de estabelecer o sincronismo entre ambos. O algoritmo PLL é composto por três etapas principais, a saber: a) Detector de Fase; b) *Loop Filter*; e c) oscilador controlado por tensão (do inglês, *Voltage Controlled Oscillator* – VCO). Na Fig. 6 é apresentado o diagrama de blocos do algoritmo PLL. Em detalhamentos, são apresentadas as formas de onda dos sinais presentes nos principais pontos do circuito, de modo a mostrar didaticamente o seu comportamento. As formas de onda passam por um período de transitório inicial, quando o sistema ainda não está sincronizado, até o sistema entrar em regime, quando atinge o sincronismo. O diagrama destaca as três principais etapas do PLL, onde pode ser visto o esquema interno de cada estágio. Um breve descritivo do funcionamento de cada estágio é realizado a continuação (Guan-Chyun Hsieh, 1996).

O detector de fase é composto de um bloco multiplicador, que realiza a multiplicação entre o sinal ortogonalizado de saída do sistema  $v'(t)$ , e o sinal de referência  $u(t)$  com o qual se deseja realizar o sincronismo. Caso o sistema esteja em sincronismo, seu sinal de saída  $v_{PD}(t)$  terá um valor médio nulo, ou seja, a diferença de fase entre os dois sinais é nula. Já a frequência de saída será o dobro da frequência de entrada, resultado da multiplicação entre dois sinais senoidais. É o principal componente do PLL, já que determina o sinal de erro entre a referência  $u(t)$  e a saída do sistema  $v(t)$ , ou seja, a diferença de fase entre estes dois sinais.

O sinal de saída do sistema  $v(t)$  deve estar ortogonal à referência, ou seja, com  $90^\circ$  de fase em relação ao sinal de referência. Caso contrário, o detector de fase apresentará em sua saída um valor médio não-nulo, mesmo quando os sinais estiverem sincronizados, levando o sistema de controle a atuar erroneamente sobre a referência, desestabilizando o circuito. A região amarela da Fig. 6 ilustra o diagrama de blocos do detector de fase e seu funcionamento, onde pode-se observar a forma de onda de saída do sistema  $v(t)$  variando sua frequência e fase para entrar em sincronismo, à medida em que o sistema entra em fase com a referência. Também é possível perceber o sinal de erro de fase  $v_{PD}(t)$  assumindo um valor médio nulo à medida em que o sistema entra em sincronismo.

Para realizar a ortogonalização dos sinais, deve-se aplicar um atraso de fase de  $90^\circ$  no sinal  $v(t)$  sensoriado da tensão de saída do microinversor. Assumindo um filtro passa-baixa de segunda ordem, este possui como característica a aplicação de um atraso de fase de  $90^\circ$  na sua frequência de corte. Assim, o atraso de  $90^\circ$  do sinal é obtido através de um filtro passa-baixa de segunda ordem sintonizado na frequência do sinal de referência, gerando o sinal  $v'(t)$ .

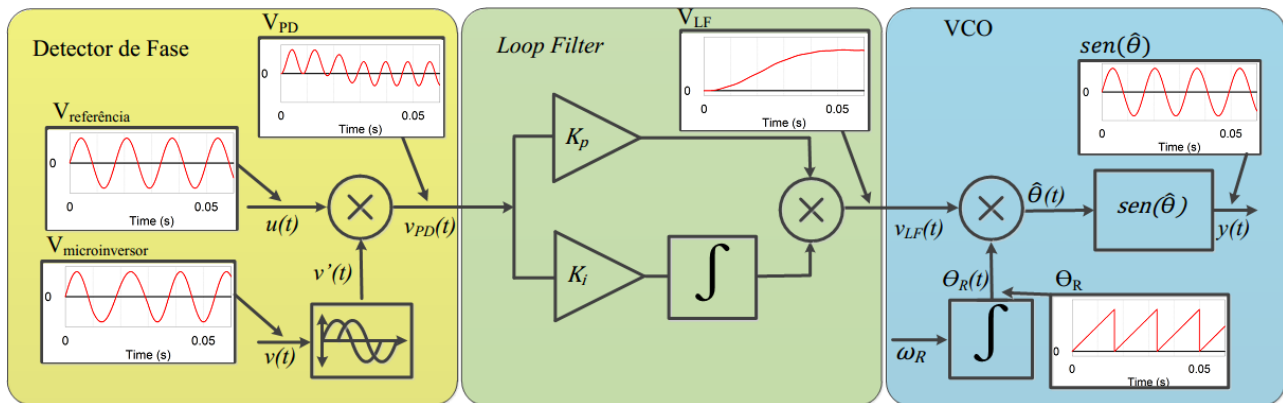


Figura 6 - Diagrama de blocos do algoritmo PLL.

O *Loop Filter* é composto por um filtro passa-baixa, que trata o sinal de saída do detector de fase,  $v_{PD}(t)$ , denotado pela região verde da Fig. 6. É geralmente implementado por um controlador PI (Proporcional-Integral), que possui comportamento natural de filtro passa-baixa devido ao integrador presente em sua topologia. Por isso, o controlador atua somente sobre o valor médio da saída do detector de fase, filtrando a componente alternada do sinal. Sua saída apresenta o sinal de controle que será enviado ao VCO,  $v_{LF}(t)$ , proporcional ao erro de fase, para que possa realizar a compensação de fase necessária e realizar o sincronismo entre os sinais. A Fig. 6 ilustra a saída do *Loop Filter* se elevando de um patamar a outro, atingindo um valor de regime.

O VCO, por sua vez, trata-se de um oscilador controlado por tensão. Seu diagrama de blocos pode ser observado na região azul da Fig. 6. Naturalmente, sem a necessidade da aplicação de sinal qualquer em sua entrada, o VCO irá apresentar uma onda senoidal com amplitude unitária em sua saída  $y(t)$ . Isso ocorre pois, em sua característica construtiva, o VCO possui um integrador, realizando constantemente a integração do valor de uma constante de entrada  $\omega_r$ . O valor dessa constante é o valor da frequência central em torno da qual o VCO irá operar. A cada ciclo completo, ou seja, cada momento que a saída do integrador atinge um valor de  $360^\circ$ , sua saída é reiniciada, e colocada em nível zero, recomeçando o processo. Esse procedimento é repetido no mesmo período da frequência central de oscilação.

A saída do integrador é somada ao valor do sinal do *Loop Filter* ( $v_{LF}(t)$ ), de modo que o valor da diferença de fase entre os sinais de entrada seja acrescida ao ângulo do sinal de saída do PLL. A onda do ângulo estimado de saída  $\hat{\theta}(t)$ , com formato dente-de-serra, é aplicada a um bloco de cálculo do valor do seno. Deste modo, o VCO realiza este cálculo em cada ponto da circunferência unitária, obtendo assim, um sinal senoidal puro  $y(t)$ , com frequência e fase já ajustadas. Desta maneira, o VCO é capaz de gerar um sinal de referência para o conversor, sincronizado com a rede elétrica, e com o correto ajuste de fase, a partir do sinal proveniente do controlador.

## 5. SIMULAÇÕES E RESULTADOS EXPERIMENTAIS

De modo a realizar a implementação prática do microinversor, faz-se necessário o uso de um sistema de controle que realize as operações matemáticas, de modo a gerar o sinal que irá comandar o conversor *Ćuk*. Para realizar essa implementação, foi utilizado o ambiente MATLAB/*Simulink*<sup>®</sup> para o desenvolvimento do algoritmo. Assim, através de simples operações, como multiplicações e integrações, é possível implementar um algoritmo PLL através de um sistema de programação por blocos, como por exemplo o *Simulink*<sup>®</sup>, do pacote MATLAB<sup>®</sup>.

Inicialmente, foram realizadas simulações computacionais, de modo a comprovar o funcionamento do sistema. As simulações foram realizadas utilizando o ambiente PSIM<sup>®</sup>, onde tanto o circuito de potência, como o sistema de controle foram implementados. Os resultados obtidos com as simulações são apresentados na Fig. 7, onde pode-se perceber a tensão de saída do microinversor, ao ser ativado, ultrapassando o transitório e entrando em sincronismo com a tensão da rede. Em 0,0833 s o sistema de sincronismo habilita a conexão à rede, onde, a partir deste momento, o

microinversor passa a injetar a energia elétrica na rede. Isso é comprovado pelo gráfico da potência, com valor negativo, o que significa que a energia está fluindo do conversor para a rede elétrica.

Um protótipo do microinversor foi construído utilizando o critério de projeto apresentado para o conversor  $\hat{C}uk$ , operando em MCD (Tab. 3). A tensão de saída do microinversor pode ser observada na Fig. 8. A distorção na passagem por zero observada é característica de microinversores em geral, dado que o capacitor de saída do conversor não é capaz de ser completamente descarregado a cada ciclo.

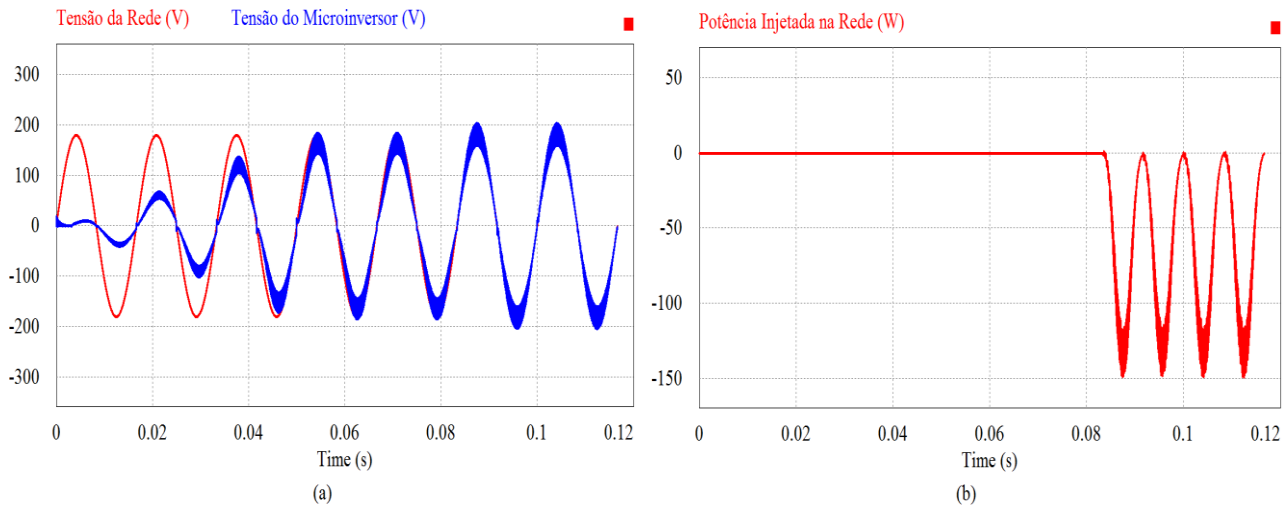


Figura 7 - Tensão de saída do microinversor sendo acoplada à rede elétrica.

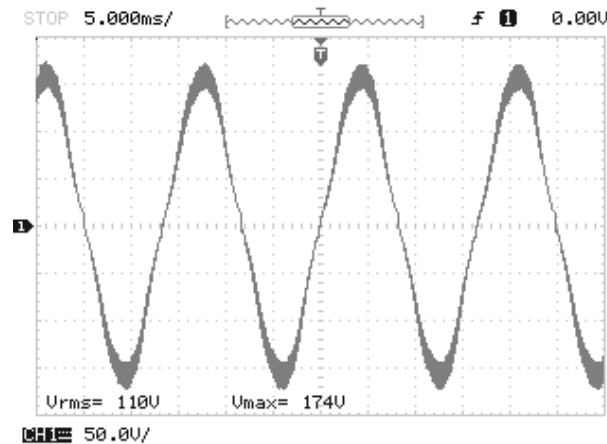


Figura 8 - Tensão de saída do microinversor conectada à rede elétrica.

Tabela 2 – Parâmetros do microinversor

Parâmetro	Valor
Potência máxima $P_{max}$	100 [W]
Tensão nominal de entrada	34 [V]
Tensão de saída	127 [V]
Frequência de Comutação	20 [kHz]
Frequência de saída	60 [Hz]

## 6. CONCLUSÕES

Neste trabalho, foi apresentado um estudo sobre um microinversor baseado no conversor  $\hat{C}uk$  operando no MCD, produzindo em sua saída uma forma de onda de corrente senoidal, sincronizada com a rede elétrica, produzida a partir de uma forma de onda de corrente contínua, fornecida por um gerador fotovoltaico, operando no MPP.

A validação experimental do estudo foi realizada em um protótipo de laboratório, especialmente elaborado para este fim. Todo o controle do protótipo do microinversor, incluindo a implementação do algoritmo PLL, foi realizado em uma plataforma DSP. A placa disponível para este fim, em nosso laboratório, é a DS1104<sup>®</sup>, do fabricante alemão

dSPACE®, a qual tem capacidade de receber e enviar sinais de entrada e saída, analógicos e digitais. Trata-se de uma poderosa ferramenta para a prototipagem rápida, de sistemas embarcados, permitindo a execução em tempo real de complexos sistemas de controle. Assim, os sinais para o acionamento do transistor do conversor *Ćuk*, bem como, para o acionamento dos transistores do inversor de corrente, em ponte completa são gerados por esta plataforma de hardware. A programação da placa DS1104® da dSPACE®, se dá de forma automática, através de uma plataforma de tempo real (do inglês, *Real-Time Interface* - RTI), a qual gera os códigos, a partir de modelos do hardware da dSPACE®, disponíveis em ambiente *MATLAB®/Simulink®/Stateflow®*. Destarte, a elaboração de todo o sistema de controle do microinversor, é realizada de forma gráfica, empregando bibliotecas da dSPACE®, disponíveis para o ambiente *Simulink®*.

Os resultados experimentais validaram a metodologia de projeto do conversor estático c.c.-c.c. no MCD, especialmente proposta, para esta aplicação específica, na qual a síntese de uma forma de onda de corrente senoidal, em valor absoluto, é requerida na saída do conversor *Ćuk*.

A resposta do sistema de sincronismo, implementado neste estudo, o qual é baseado em algoritmo PLL, foi considerada adequada, posto que, necessita, apenas cinco ciclos da rede elétrica, para que a defasagem, entre a tensão da rede elétrica, e a tensão gerada na saída do microinversor, se anule.

### Agradecimentos

Os autores gostariam de agradecer o apoio da PUCRS (Pontifícia Universidade Católica do Rio Grande do Sul), FAPERGS (Fundação de Amparo à Pesquisa do Estado do Rio Grande do Sul), CAPES (Coordenação de Aperfeiçoamento de Pessoal de Nível Superior), CNPq (Conselho Nacional de Desenvolvimento Científico e Tecnológico) e Hewlett-Packard Brasil Ltda que tornou possível esta investigação. Este trabalho foi realizado em cooperação com a Hewlett-Packard Brasil Ltda usando incentivos da Lei de Informática Brasileira (Lei nº 8.248 de 1991).

### REFERÊNCIAS

- ANEEL – Agência Nacional de Energia Elétrica, “Resolução Normativa Nº 482/2012”, Diretoria Geral, Brasília, Brasil, 2012.
- Guan-Chyun Hsieh; Hung, J.C., "Phase-locked loop techniques. A survey," in *Industrial Electronics*, IEEE Transactions on , vol.43, no.6, pp.609-615, Dec. 1996
- Kocher, Mark J.; Steigerwald, R.L., "An AC-to-DC Converter with High Quality Input Waveforms," in *Industry Applications*, IEEE Transactions on , vol.IA-19, no.4, pp.586-599, July 1983
- Lamar, D.G.; Zuniga, J.S.; Alonso, A.R.; Gonzalez, M.R.; Alvarez, M.M.H., "A Very Simple Control Strategy for Power Factor Correctors Driving High-Brightness LEDs," in *Power Electronics*, IEEE Transactions on , vol.24, no.8, pp.2032-2042, Aug. 2009
- Murphy, L. Grid-tie arrangements for micro-generation under EN50438; An Irish evaluation. 2013 48th International Universities Power Engineering Conference (UPEC). [S.l.]: [s.n.]. 2013. p. 1-6.
- Tamyurek, B.; Kirimer, B., "An Interleaved High-Power Flyback Inverter for Photovoltaic Applications," in *Power Electronics*, IEEE Transactions on , vol.30, no.6, pp.3228-3241, June 2015
- Zhiliang, Z.; Xiao-Fei, H.; Yan-Fei, L. An Optimal Control Method for Photovoltaic Grid-Tied-Interleaved Flyback Microinverters to Achieve High Efficiency in Wide Load Range. *IEEE Transactions on Power Electronics*, v. 28, p. 5074-5087, 2013.

### MICROINVERTER FOR DISTRIBUTED GENERATION WITH SYNCHRONISM SYSTEM USING PLL

**Abstract.** *The connection of distributed generation systems to the power grid poses many challenges. One of them is the synchronization between the micro inverter output voltage and the utility grid voltage. Thus, this work proposes the use of a PLL algorithm, in order to establish the synchronization between both voltages. Thus, this paper addresses the development of a microinverter, or module integrated inverter, based on the Ćuk converter, operating in DCM. The proposed microinverter consists of three stages, associated in cascade: a PV array, a DC-DC power converter; and a full-bridge current source inverter (CSI). In this context, the power converter plays basically, two main roles, adapt the PV panel output voltage to the mains voltage level, and the synthesis of a sinusoidal current waveform, in absolute value, at its output. The inverter reverses, every 180°, its input current, in order to generate a sinusoidal waveform at its output.*

**Key words:** *Microinverter, PLL, Microgeneration*